

プリントドエレクトロニクス向け低温焼結塗布型シリカ

国立研究開発法人物質・材料研究機構 機能性材料研究拠点
プリントドエレクトロニクスグループ

孫 晴晴, 三成 剛生

Low-temperature Catalyzed Solution-processed SiO₂ for Printed Electronics

Qingqing Sun, Takeo Minari

National Institute for Materials Science, Printed Electronics Group

1. はじめに

3 次元集積電子回路を目指した多層配線基板は、フォトリソグラフィーの手法を用いて、エッチングやめっき等の方法で、積層により複雑な配線構造を形成することができる。しかし、サブトラクティブ型の製造技術であるフォトリソグラフィーは、パターンングの過程で多くの材料が浪費される。また、高温プロセスも随所で要求されるため、プラスチック基板のような熱に弱い材料に対してダメージを与えやすいという問題がある。フォトリソグラフィーのような従来の配線製造技術と比較すると、アディティブ型の加工技術であるプリントドエレクトロニクスは、スケールアップが容易で、様々なデバイスに対応でき、製造コストが低いという利点がある¹⁾。

室温で導電性を発現する金属ナノ粒子インクが開発されるなど、比較的低温（あるいは室温）の環境下で実施することができるため、光・電子半導体や機能性複合材料と組み合わせたフレキシブルバイオセンサー、太陽電池、集積回路のロール to ロール生産につながる²⁾。そのため、プリントドエレクトロニクスに関する多くの研究が国内外で行われている。一方で、既存の印刷技術は依然として解像度が低く、レイヤーバイレイヤー方式による積層にも課題があるため、高解像度の三次元配線や複雑な構造を持つデバイスの作製は難しい。また、印刷を用いて電子デバイスを形成する試みも行われているが、印刷に用いられる電子材料は真空プロセスのものと比較して性能が劣る場合も多いため、高性能なエレクトロニクスやデバイスの実現に限界がある。

物質・材料研究機構（NIMS）プリントドエレクトロニクスグループは、すべての層を印刷で形成した全印刷薄膜トランジスタ（TFT）素子をいち早く実現^{2,3)}、室温焼成でも導電性を

〒305-0044

茨城県つくば市並木 1-1

国立研究開発法人物質・材料研究機構

TEL 029-860-4918

FAX 029-852-7449

E-mail: MINARITakeo@nims.go.jp

発現する π 接合金属ナノ粒子（株式会社 C-INK より販売）の開発に関わり²⁾、線幅1ミクロン以下の印刷が可能な選択的塗布技術や^{4,5)}、大気下で高い安定性を有するCu/Niインクなど⁶⁾、当分野において、材料、プロセス、アプリケーションまで広範に渡る開発を行ってきた。本稿では、低温焼結塗布型シリカ（Low-temperature Catalyzed Solution-processed SiO₂: LCSS）膜を絶縁層として、レイヤーバイレイヤー印刷法により多層配線パターンおよびデバイスを作製する技術を紹介する⁷⁾。LCSS膜は前駆体溶液のスピニングと低温焼結（90℃）により簡単に形成できるため、支持基板として様々な材料が使用できる。さらに、LCSS膜には選択的塗布技術によって金属ナノ粒子インクを精密に印刷することができ、膜中にビアホールを作製することで層間の相互接続が可能のため、3次元的な積層配線構造を印刷で形成することができる。その結果、印刷による線幅10 μ mの配線を形成し、高精度アライメントで層間の位置合わせを行い、4層の積層配線において1Vの過渡電圧に対して1 μ s以内の高速応答を確認した。さらに、LCSS膜をゲート絶縁層、単層カーボンナノチューブ（SWCNT）を半導体として用いた全印刷薄膜トランジスタ（TFT）において、LCSS誘電体が高い静電容量を示し、1Vという低い動作電圧によってTFTが駆動され、電界効果移動度（ μ_{FET} ）の平均値は70 cm² V⁻¹ s⁻¹という高い値を示した。さらに、このTFTは、高いゲートバイアス安定性と、曲げサイクル試験における良好な機械的安定性を示した。LCSSを用いた製造技術は、プリントドエレクトロニクスによる複雑な3次元配線構造やデバイスのパターンニングを可能とし、印刷で作製した電子デバイスのこれまでになかった低電圧駆動を実現するものである。

2. 低温焼結塗布型シリカ（LCSS）

LCSS膜を形成する前駆体インクは、ペルヒドロポリシラザン（PHPS）を主な成分とし、低

温で反応を促進させるための触媒を添加したものである。PHPS前駆体から溶液プロセスでSiO₂膜を形成するプロセスはすでに知られており、例えば有機および酸化物TFTのゲート絶縁膜として研究されている^{8,9)}。我々は、架橋反応の活性化エネルギーを低減させる触媒を添加することで、これまでになかった低い焼成温度90℃を実現した。スピコート等の方法で成膜した後、温度90℃、湿度90%の条件で低温焼成することによって、重合したLCSS膜を得ることができる。

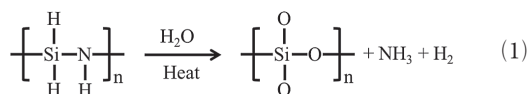


図1aに示したフーリエ変換赤外分光（FTIR）スペクトルでは、PHPS前駆体フィルム（青線）にN-H（3360 cm⁻¹）、Si-H（2160 cm⁻¹）、Si-N（840 cm⁻¹）伸縮に特有のピークが認められる。重合後のLCSS膜における測定結果からは、Si-O（1060 cm⁻¹）およびSi-OH（3500 cm⁻¹）伸縮に特徴的なピークが現れた（赤線）ことから、前駆体フィルムは低温でSi-NおよびSi-H基と水蒸気の反応により架橋されLCSSフィルムに変化したことが示唆される。フレキシブルなポリエチレンナフタレート（PEN）基板上に形成したLCSS膜は、高い透明度を有し（図1b）、UV-Vis-NIRで測定すると高い光透過率（95%以上）を示した。さらにX線光電子分光（XPS）によりLCSS表面の化学組成の定量を行ったところ、SiとOの元素が支配的であった。微量のN元素も観測されたが、これはLCSS形成中に発生した遊離アンモニアの残留物と推定される。SiとOの正確なモル比を決定するために元素分析を行ったところ、SiとOの元素比率はそれぞれ27.70 \pm 1.94%と65.63 \pm 1.21%であり、SiとOのモル比は1:2.3であることが示された。SiO₂の1:2の比率に比べ、LCSSでは図1aにおいても確認されるSi-OH基の存在によりO元素の割合が若干高くなっている。さら

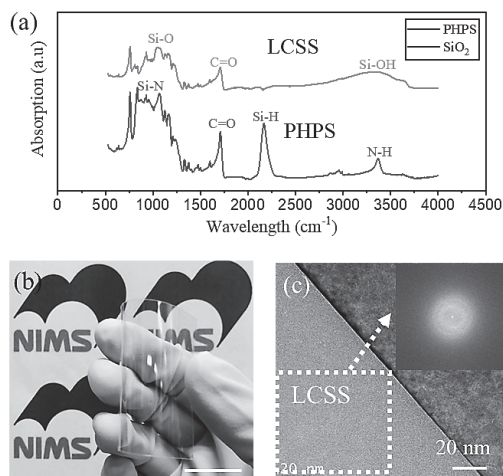


図1 (a) 前駆体 PHPS および低温焼結した LCSS 膜の赤外分光スペクトル。(b) プラスチック基板に成膜した LCSS 膜を曲げているところ。高い透明性を持つ。(c) LCSS 膜の TEM 画像と回折パターン。

に、透過型電子顕微鏡 (TEM) を用いて、LCSS 膜の特性を評価した (図 1c)。その結果、LCSS 膜は完全なアモルファス構造であることが確認された (図 1c の挿入図)。同様な結果が X 線回折 (XRD) からでも得られており、低温での成膜によってスパッタ膜と同様なアモルファス構造と高い透明性を持つ LCSS 膜が形成されたことがわかる。

LCSS 膜は低温で形成できるため、様々な材料を基材に用いることができる。図 2 にガラス、セルロースナノペーパー、シリコンウエハ、ポリエチレンナフタレート (PEN) に対して LCSS 膜を成膜した結果を示す。原子間力顕微鏡 (AFM) 像より求めた表面粗さ (RMS) は、そ

れぞれ 0.23 nm, 3.2 nm, 0.21 nm, 0.23 nm となっており、もともと表面が粗いセルロースナノペーパー上に成膜したものの以外は、良好な平坦性を持っている。

3. LCSS 膜への金属ナノ粒子インクの印刷

LCSS 膜上に複雑なフレキシブル電子配線を印刷するため、真空紫外光 (VUV) 照射による部分的な親水化処理と水性金属ナノ粒子 (NP) インクを利用した表面選択的塗布法を実施した。金属インクとして用いた π 接合 AuNP は、金属コアを取り巻く導電性配位子として π 共役平面分子を用いたものであり、配位子が非常に薄く、また導電性を有するため、熱処理なしでも高い導電性を示すことができる [11]。成膜直後の LCSS 表面は、未反応官能基により疎水性を示し、水性の金属ナノ粒子インクとの親和性は低い。水接触角測定の結果より、VUV 照射によって疎水性であった表面が親水性に変化し、AuNP インクとの親和性が高くなることが確認された (図 3a)。X 線光電子分光法 (XPS, 図 3b) によって VUV 照射前後の表面を分析した結果から、Si-OH 基の強度が増加しており、VUV 照射によって極性化学基が生成されたことが分かる。VUV 露光装置 (プリウエイズ製 PRI01-01) を用いて、フォトマスクを通して任意の領域のみに VUV を照射することで (図 3c)、LCSS 表面に親水性の領域をパターンニングすることができる (図 3d)。この表面に金属ナノ粒子インクを塗布することにより、導電性金

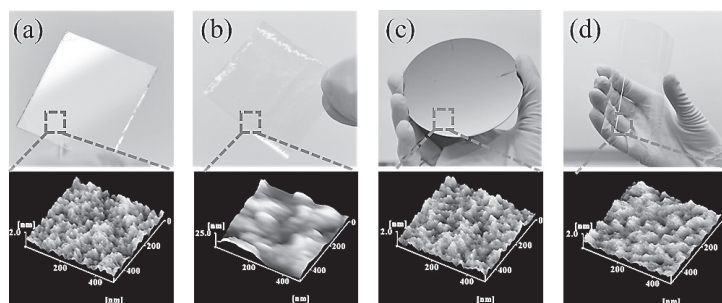


図2 (a) LCSS 膜を様々な基材上に形成したところ。(a) ガラス基板、(b) セルロースナノペーパー、(c) シリコンウエハ、(d) ポリエチレンテレフタレート。

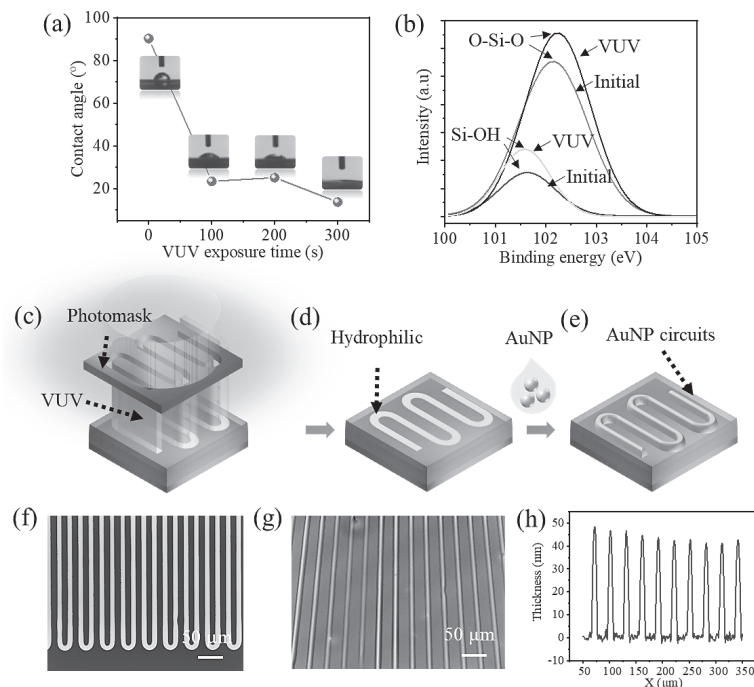


図3 (a) VUV照射によるLCSS膜表面の水接触角の変化。(b) VUV照射前後のLCSS膜表面のXPS測定。(c-e) LCSS膜に金属配線を印刷するプロセス。VUV照射によって親水性を持つ領域を形成し、金属ナノインクを塗布する。(f) 印刷で形成した金属配線の光学顕微鏡像。(g) 形成した金属配線の3次元顕微鏡像。(h) 形成した金属配線の表面プロファイル。

属配線を印刷することができる (図3e)。図3fに示すように、線幅 $10 \mu\text{m}$ の配線を簡単に形成できた。図3g-hに示す3次元表面形状像より、均一な厚みと幅を持った電極パターンが形成されていることが分かる。

LCSS膜と金属配線を積層することによって、簡単に多層3次元配線を形成することもできる。各層間を接合するビアホールも、レーザーを用いた加工で簡便に形成することができる。図4aに示すように、VUV処理により疎水性領域と親水性領域を形成し、AuNPインクを印刷することでまずは第1導電層(L1)を形成した(図4a(i))。前駆体PHPS膜を第1層上にスピコートし(図4a(ii))、レーザードリルで $50 \times 50 \mu\text{m}^2$ のビアホールを形成し、続いて蒸気下 90°C の熱処理で緻密なLCSS膜を形成した(図4a(iii))。その後、VUVによりビアホールを含む親水性領域をパターンニングし、AuNPイ

ンクを塗布することで、第2のAuNP層(L2)とビアホールを同時に形成し、L1と相互に接続した(図4a(iv))。この工程をレイヤーバイレイヤーに繰り返すことで、多層構造の3次元導電回路を形成した。図4b~4eに、層間が未接続の配線とビアホールで接続した配線における断面の光学顕微鏡像とTEM画像を示す。未接続部はLCSS絶縁層によって絶縁されており(図4bおよび4c)、接続部ではAuNPがビア内部にまで印刷され、層間で良好な電氣的接続が得られた(図4dおよび4e)。図4fは、幅 $15 \mu\text{m}$ のAuNP配線を4層(L1, L2, L3, L4)、厚さ 400nm のLCSS誘電体を4層交互に積層した多層回路の光学顕微鏡写真である。層間の電気抵抗を測定したところ、ビアによって接続された回路では、バルクの純金と同程度の約 17Ω という低い抵抗値を示したが、未接続の回路では $1.2 \times 10^9 \Omega$ という高い抵抗値を示し、高

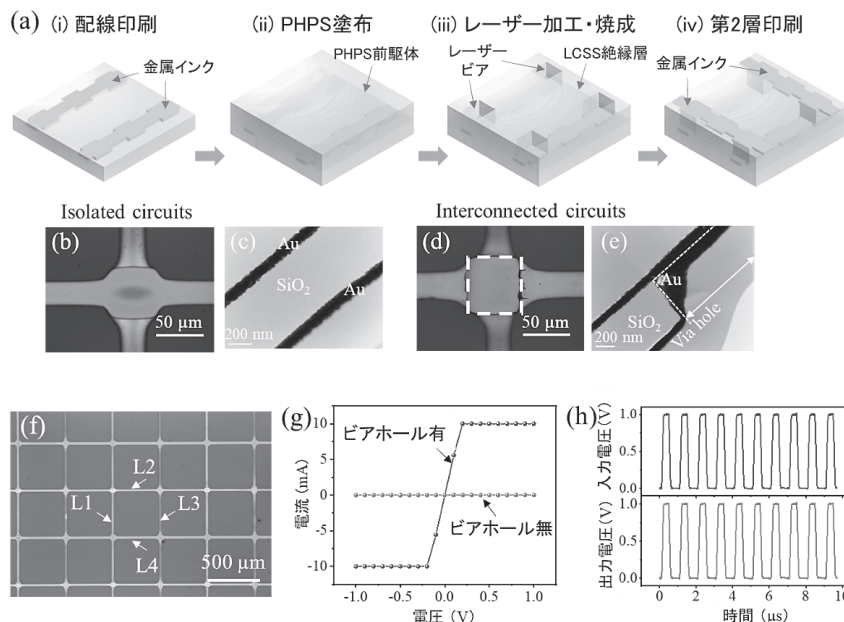


図4 (a) LCSSを絶縁層として、多層印刷配線を形成する模式図。焼結前にレーザー加工でビアホールを形成し、金属インクを印刷することで、層間を電気的に接続する。(b,c) ビアホールを形成していない (Isolated) 多層配線の光学顕微鏡像と断面SEM像。(d,e) ビアホールで接続した (Interconnected) 多層配線の光学顕微鏡像と断面SEM像。(f) LCSSを絶縁層として、4層の印刷配線を積層したところ。(g) 層間の電気伝導を確認したところ。測定装置の都合上、10 mA以上は測定できない。(h) 層間の周波数応答特性を評価した結果。

い絶縁性を示した (図4g)。続いて、入力電圧としてパルスを印加して、3次元配線の過渡応答を測定した(図4h)。信号は幅1 μs のパルスも遅延なく伝送され、高い周波数応答特性を示した。

4. LCSS 絶縁層を用いた全印刷薄膜トランジスタ

LCSS膜は平滑な表面を有し、多層金属配線を精密に積層できるため、全印刷電子デバイスの絶縁層として用いることができる。電極や半導体層を蒸着で形成する従来の製造技術と比較して、完全印刷による製造技術はエネルギー消費や材料の浪費を低減し、低コスト、大面積で環境にやさしい製造工程を実現できる。ここでは、印刷した AuNP電極、溶液から成膜した LCSS絶縁層、パターン化した SWCNT膜を半導体層として、すべての層を印刷によって形成

するフレキシブル SWCNT TFT を作製した。半導体インクを印刷する前にチャネル領域に対して選択的に VUV 処理を行うことで、LCSS表面に極性を持つ官能基を形成し、SWCNTの固定化を行うことで、特性の向上を図った(図5a)。隣接するデバイス間のクロストークを避けるために、SWCNTフィルムをパターンングすることで個々のデバイスは電気的に分離した。図5cに示すように、SWCNTは水素結合によってLCSSフィルム上に固定化された。SWCNTのLCSS膜への固定化処理後、未固定のSWCNTを洗浄してチャネル領域から除去し、ソース・ドレイン電極間の意図しない電流の流れを抑制した。フレキシブル基板上の SWCNT TFT アレイの光学顕微鏡像を図5dに、単独のデバイスの画像を図5eに示す。図5fのSEM像で観察されるように、架橋した SWCNT膜と印刷した AuNP電極との良好な

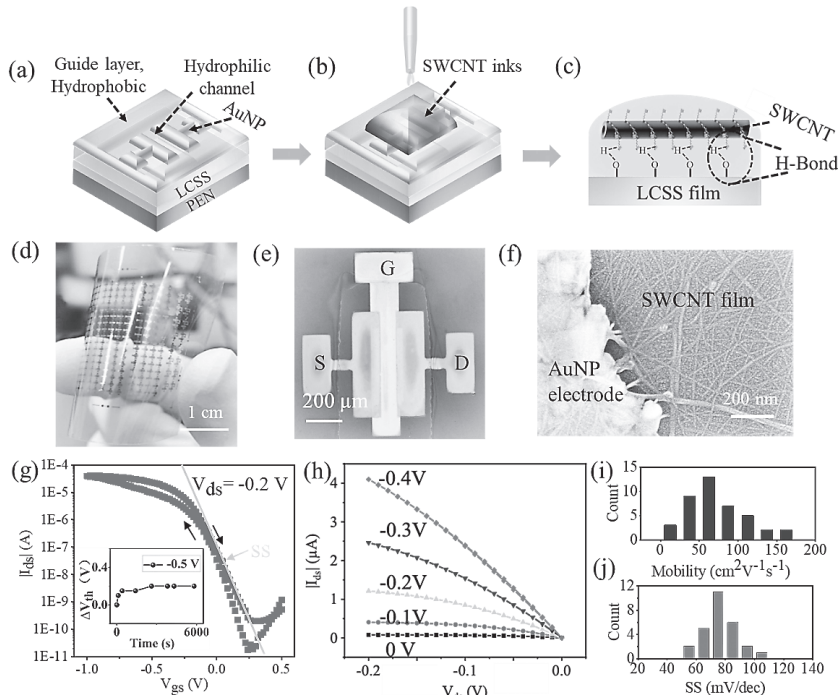


図5 (a) SWCNT 固定化のためのチャンネル領域への VUV 照射。(b) ディスペンサを用いた SWCNT の印刷。(c) VUV 照射領域へ印刷した SWCNT が水素結合によって固定化されたところ。(d) プラスチックフィルムに印刷で形成した SWCNT TFT アレイを曲げているところ。(e) SWCNT TFT の光学顕微鏡像。(f) 印刷した SWCNT と AuNP 電極界面の走査電子顕微鏡像。(g) SWCNT TFT の伝達特性。挿入図はゲート電圧 -0.5 V を 5810 秒間印可し続けたときのしきい電圧の変化。(h) SWCNT TFT の出力特性。(i) SWCNT TFT の移動度のヒストグラム。(j) SWCNT TFT のサブスレッシュヨルドスロープのヒストグラム。

接触が得られた。

作製した SWCNT TFT の伝達特性と出力特性を図 5g と 5h に示す。印刷した TFT は p 型の特徴を示し、 -1 V のゲート電圧 (V_{gs}) および -0.2 V のドレイン電圧 (V_{ds}) という低い電圧で動作する。また、LCSS と SWCNT 膜の低リーク電流により、約 10^7 という高いオン/オフ比を示した。SWCNT TFT の μ_{FET} を計算し、平均値 $70\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ と決定した (図 5i)。これは、すべての層を印刷で形成した素子としては世界最高の値である。この高い μ_{FET} と低い動作電圧は、電極/半導体界面の低い接触抵抗と、半導体/絶縁体界面で電荷を蓄積する LCSS 膜の誘電特性に由来すると考えられる。SWCNT TFT の性能をさらに確認するため、TFT のサブスレッシュヨルドスロープ (SS) 値も調査したとこ

ろ、平均値 76.1 mV/dec と非常に小さく、SWCNT TFT のスイッチング速度が速いことが分かった。このことから、SWCNT ネットワークを超平滑な LCSS 誘電体に効果的に固定化することで、表面トラップが効果的に減少していることが明らかになった。さらに再現性を調べるため、様々なサイズの素子 (チャンネル長 $50 \sim 150$ μm) を作製したところ、SWCNT TFT は歩留まり 100% で均質に作製できることが明らかになった。

さらに、電氣的安定性を評価するために、SWCNT TFT のバイアスストレス安定性を分析した。 $V_{gs} = -0.5$ V を連続して印可し続け、5810 秒後の V_{th} 値のシフトを求めたところ、 0.2 V となった (図 4g の挿入図)。この正の V_{th} シフトは、界面またはゲート絶縁膜での電荷ト

ラップによるものである。さらに、デバイスの電気安定性をさらに調べるために、照明照射の有無による SWCNT TFT の負バイアスサイクル測定も行った。暗所で 1200 秒のサイクルを 8 回繰り返してもデバイスのオン状態電流は一定であり、さらに 4 サイクル (1200 秒 / サイクル) の白色光照射下でのその後のバイアスサイクルでも依然として非常に安定していた。このことは、SWCNT TFT が安定した電子性能を有することを示すものであった。また、プラスチック基板上の SWCNT TFT の機械的安定性を調べるため、曲げ半径 (R) 8mm でデバイスの曲げ試験を実施した。曲げ後の SWCNT TFT の伝達特性を検出・解析したところ、500 サイクルの繰り返し曲げ試験後も、伝達特性に変化は見られず、デバイスの機械的性能が安定していることが分かった。

5. まとめ

本稿では、プリントドエレクトロニクス向けの層間絶縁材料として、低温焼結塗布型シリカを紹介した。本材料は、NIMS 発ベンチャー企業である株式会社プリウエイズよりサンプル提供を行っている。前駆体をスピコート等の簡単な方法で成膜可能で、90 °C という低温で焼結できるため、熱に弱いプラスチックフィルムのようなフレキシブル基板での回路形成に最適である。ユーザーのご意見、ご指導をいただき、設計・製造現場のニーズに則ったより使いやすい材料の開発につなげていきたい。表面選択塗布法による微細な印刷配線を形成できることに加えて、配線を簡単に積層し、ビアホールによる層間の接続もできるため、回路の 3 次元・高集積化が容易に行える。また、LCSS をゲート絶縁層として印刷で作製した SWCNT TFT は、1 V という低電圧で駆動できるうえに、移動度 $70 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ 、オン／オフ比 10^7 という高い特性を示した。印刷電子回路の実用化には、印刷による高性能な TFT 素子と、素子間をつなぐ 3 次元配線が不可欠であるが、LCSS を用

いた高精度な積層印刷配線技術によってこの課題を克服できた。本成果によって、プリントドエレクトロニクスの社会実装が加速され、ひいては Society5.0 で必要とされる様々なセンサーやデバイスに適用されることを期待している。

〈引用文献〉

- 1) T. Minari, C. Liu, M. Kano, and K. Tsukagoshi, *Advanced Materials*, **24**, 299 (2012).
- 2) T. Minari, Y. Kanehara, C. Liu, K. Sakamoto, T. Yasuda, A. Yaguchi, S. Tsukada, K. Kashizaki, and M. Kanehara, *Advanced Functional Materials*, **24**, 4886 (2014).
- 3) M. Kano, T. Minari, and K. Tsukagoshi, *Applied Physics Express*, **3**, 051601 (2010).
- 4) X. Liu, M. Kanehara, C. Liu, K. Sakamoto, T. Yasuda, J. Takeya, and T. Minari, *Advanced Materials*, **28**, 6568 (2016).
- 5) L. Li, W. Li, Q. Sun, X. Liu, J. Jiu, M. Tenjimbayashi, M. Kanehara, T. Nakayama, and T. Minari, *Small*, **17**, 2101754 (2021).
- 6) W. Li, L. Li, F. Li, K. Kawakami, Q. Sun, T. Nakayama, X. Liu, M. Kanehara, J. Zhang, and T. Minari, *ACS Applied Materials & Interfaces*, **14**, 8146 (2022).
- 7) Q. Sun, T. Gao, X. Li, W. Li, X. Li, K. Sakamoto, Y. Wang, L. Li, M. Kanehara, C. Liu, X. Pang, X. Liu, J. Zhao, and T. Minari, *Small Methods*, **5**, 2100263 (2021).
- 8) S. Y. Je, B.-G. Son, H.-G. Kim, M.-Y. Park, L.-M. Do, R. Choi, J. K. Jeong, *ACS Appl. Mater. Interfaces*, **6**, 18693 (2014).
- 9) Y. Jeong, C. Pearson, H.-G. Kim, M.-Y. Park, H. Kim, L.-M. Do, M. C. Petty, *ACS Appl. Mater. Interfaces*, **8**, 2061 (2016).